

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-074319

(43)Date of publication of application : 18.03.1997

(51)Int.Cl.

H03F 3/191

H04B 1/06

H04B 1/18

(21)Application number : 08-048370

(71)Applicant : IKEDA TAKESHI

(22)Date of filing : 09.02.1996

(72)Inventor : OE TADATAKA
NAKANISHI TSUTOMU
OKAMOTO AKIRA

(30)Priority

Priority number : 07100684
07184900

Priority date : 31.03.1995
28.06.1995

Priority country : JP

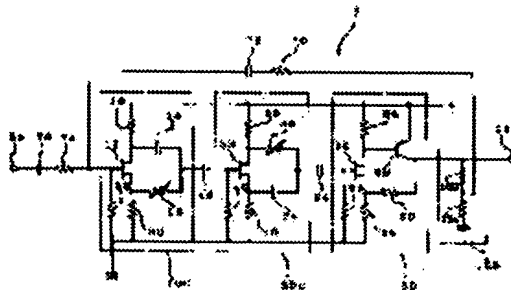
JP

(54) RECEIVER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a receiver which unnecessitates a two-gang variable capacitor or its adjustment, saves labor and time at the time of manufacturing and further is suitable for being integrated.

SOLUTION: This receiver is constituted by providing a high frequency amplifier circuit, a tuner amplifier 2, an AM detector circuit, a low frequency amplifier circuit and a speaker. The tuner amplifier 2 is provided with two phase shift circuits 10C and 30C in cascade connection and a non-inverted circuit 50. Then, the output of the phase shift circuit 30C on the poststage is fed back through the non-inverted circuit 50 and a feedback resistor 70 to the input of the phase shift circuit 10C on the pre-stage. The respective phase shift circuits 10C and 30C are provided with transistors 12 and 32, capacitors 14 and 34 are connected on the drain sides of the transistors 12 and 32, and variable resistors 16 and 36 are connected on the source sides. Further, the respective one-side terminals of the capacitors 14 and 34 and the variable resistors 16 and 36 are connected and a signal, for which the phase of an input signal is shifted for prescribed quantity, is extracted. Thus, the quantity of phase shift at both respective phase shift circuits 10C and 30C becomes 360° at a prescribed frequency and a stable tuning operation is enabled for the prescribed frequency.



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-74319

(43)公開日 平成9年(1997)3月18日

(51)Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 F	3/191		H 0 3 F	3/191
H 0 4 B	1/06		H 0 4 B	1/06
	1/18			1/18
				Z
				C

審査請求 未請求 請求項の数17 F D (全 18 頁)

(21)出願番号 特願平8-48370

(22)出願日 平成8年(1996)2月9日

(31)優先権主張番号 特願平7-100684

(32)優先日 平7(1995)3月31日

(33)優先権主張国 日本 (J P)

(31)優先権主張番号 特願平7-184900

(32)優先日 平7(1995)6月28日

(33)優先権主張国 日本 (J P)

(71)出願人 390026192

池田 毅

東京都大田区山王2-5-6-213

(72)発明者 大江 忠孝

埼玉県大宮市東大宮2丁目10番地の7 岸
マンション203号

(72)発明者 中西 努

東京都葛飾区亀有4丁目25-6-205

(72)発明者 岡本 明

埼玉県上尾市緑丘4丁目7-17

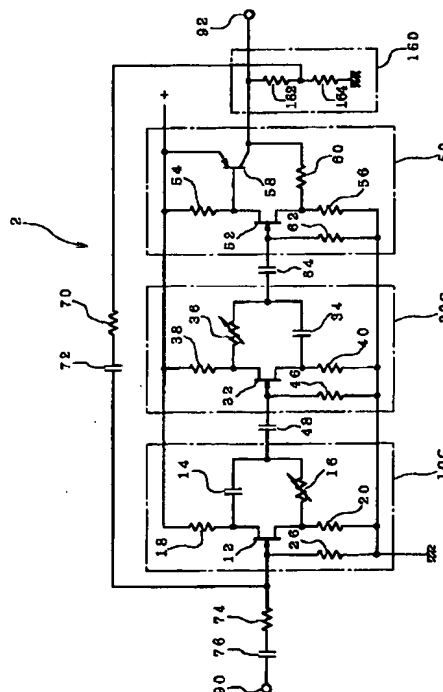
(74)代理人 弁理士 雨貝 正彦

(54)【発明の名称】 受信機

(57)【要約】

【課題】 2連バリコンやその調整が不要であって製造時の手間を軽減することができ、しかも集積化に適した受信機を提供すること。

【解決手段】 受信機は、高周波増幅回路1、同調増幅器2、AM検波回路3、低周波増幅回路4およびスピーカ5を含んで構成される。同調増幅器2は、縦続接続された2つの移相回路と非反転回路を備えており、後段の移相回路の出力を非反転回路および帰還抵抗を介して前段の移相回路の入力に帰還させる。各移相回路はトランジスタを含んでおり、トランジスタのドレイン側にコンデンサを接続し、ソース側に可変抵抗を接続し、コンデンサと可変抵抗の各一端を接続して、入力信号の位相を所定量シフトさせた信号を取り出す。これにより、各移相回路を合わせた位相シフト量が所定の周波数において360°となり、所定の周波数で安定した同調動作が行われる。



【特許請求の範囲】

【請求項1】 アンテナで受信した信号の中から所定の周波数近傍の信号を選択する同調増幅器と、前記同調増幅器によって選択した同調信号に対して検波処理を行う検波回路と、前記検波回路によって検波された信号を増幅する低周波増幅回路と、前記低周波増幅回路によって増幅された信号を音声に変換して出力する出力手段とを有する受信機であって、

前記同調増幅器は、ゲートあるいはベースに交流信号が入力されるトランジスタを含む2つの移相回路を縦続接続して構成され、後段の前記移相回路から出力された帰還信号と前記アンテナからの入力信号とを加算して前段の前記移相回路に入力し、前記2つの移相回路のいずれかの出力を前記同調信号として出力することを特徴とする受信機。

【請求項2】 アンテナで受信した信号の中から所定の周波数近傍の信号を選択する同調増幅器と、前記同調増幅器によって選択した同調信号に対して検波処理を行う検波回路と、前記検波回路によって検波された信号を増幅する低周波増幅回路と、前記低周波増幅回路によって増幅された信号を音声に変換して出力する出力手段とを有する受信機であって、

前記同調増幅器は、前記アンテナからの入力信号が一方端に入力される入力インピーダンス素子と、帰還信号が一方端に入力される帰還インピーダンス素子とを含んでおり、前記入力信号と前記帰還信号とを加算する加算回路と、

入力された交流信号を同相および逆相の交流信号に変換して出力する変換手段と、前記変換手段によって変換された一方の交流信号をキャパシタあるいはインダクタによるリアクタンス素子を介して、他方の交流信号を抵抗を介して合成する合成手段とを含む2つの移相回路と、入力される交流信号を所定の増幅度で増幅するとともに位相を変えずに出力する非反転回路と、

を備え、前記2つの移相回路および前記非反転回路を所定の順序で縦続接続し、これら縦続接続された複数の回路の最終段の出力を前記帰還信号として前記帰還インピーダンス素子の一方端に入力し、前記加算回路の出力を前記縦続接続された複数の回路の初段に入力し、前記移相回路のいずれかの出力あるいは前記非反転回路の出力を前記同調信号として出力することを特徴とする受信機。

【請求項3】 請求項2において、前記同調増幅器は、前記2つの移相回路の全体により位相シフト量の合計が 360° となる周波数近傍の信号のみを通過させることを特徴とする受信機。

【請求項4】 請求項3において、前記縦続接続された2つの移相回路内の双方の前記合成手段に前記リアクタンス素子として前記キャパシタが含まれている場合、あるいは双方の前記合成手段に前記リ

アクタンス素子として前記インダクタが含まれている場合には、前記合成手段を構成する抵抗および前記リアクタンス素子の接続の仕方を前記2つの移相回路において反対にしたことを特徴とする受信機。

【請求項5】 請求項3において、前記縦続接続された2つの移相回路内の一方の前記合成手段に前記リアクタンス素子として前記キャパシタが含まれ、他方の前記合成手段に前記リアクタンス素子として前記インダクタが含まれている場合には、前記合成手段を構成する抵抗および前記リアクタンス素子の接続の仕方を前記2つの移相回路において同じにしたことを特徴とする受信機。

【請求項6】 アンテナで受信した信号の中から所定の周波数近傍の信号を選択する同調増幅器と、前記同調増幅器によって選択した同調信号に対して検波処理を行う検波回路と、前記検波回路によって検波された信号を増幅する低周波増幅回路と、前記低周波増幅回路によって増幅された信号を音声に変換して出力する出力手段とを有する受信機であって、

前記同調増幅器は、前記アンテナからの入力信号が一方端に入力される入力インピーダンス素子と、帰還信号が一方端に入力される帰還インピーダンス素子とを含んでおり、前記入力信号と前記帰還信号とを加算する加算回路と、

入力された交流信号を同相および逆相の交流信号に変換して出力する変換手段と、前記変換手段によって変換された一方の交流信号をキャパシタあるいはインダクタによるリアクタンス素子を介して、他方の交流信号を抵抗を介して合成する合成手段とを含む2つの移相回路と、入力される交流信号を所定の増幅度で増幅するとともに位相を反転して出力する位相反転回路と、

を備え、前記2つの移相回路および前記位相反転回路を所定の順序で縦続接続し、これら縦続接続された複数の回路の最終段の出力を前記帰還信号として前記帰還インピーダンス素子の一方端に入力し、前記加算回路の出力を前記縦続接続された複数の回路の初段に入力し、前記移相回路のいずれかの出力あるいは前記位相反転回路の出力を前記同調信号として出力することを特徴とする受信機。

【請求項7】 請求項6において、前記同調増幅器は、前記2つの移相回路の全体により位相シフト量の合計が 180° となる周波数近傍の信号のみを通過させることを特徴とする受信機。

【請求項8】 請求項7において、前記縦続接続された2つの移相回路内の双方の前記合成手段に前記リアクタンス素子として前記キャパシタが含まれている場合、あるいは双方の前記合成手段に前記リアクタンス素子として前記インダクタが含まれている場合には、前記合成手段を構成する抵抗および前記リアクタンス素子の接続の仕方を前記2つの移相回路において

10

20

30

40

50

同じにしたことを特徴とする受信機。

【請求項9】 請求項7において、前記縦続接続された2つの移相回路内の一方の前記合成手段に前記リアクタンス素子として前記キャパシタが含まれ、他方の前記合成手段に前記リアクタンス素子として前記インダクタが含まれている場合には、前記合成手段を構成する抵抗および前記リアクタンス素子の接続の仕方を前記2つの移相回路において反対にしたことを特徴とする受信機。

【請求項10】 請求項2～9のいずれかにおいて、前記2つの移相回路のそれぞれに含まれる前記変換手段はそれぞれトランジスタを含んでおり、前記トランジスタのソースおよびドレイン、あるいはエミッタおよびコレクタにそれぞれ抵抗値がほぼ等しい抵抗を接続し、前記トランジスタのゲートあるいはベースに交流信号を入力し、前記トランジスタのソース・ドレイン間あるいはエミッタ・コレクタ間に前記合成手段を構成する前記リアクタンス素子および抵抗を接続したことを特徴とする受信機。

【請求項11】 請求項2～10のいずれかにおいて、前記入力インピーダンス素子および前記帰還インピーダンス素子のそれぞれは抵抗であり、少なくとも一方を可変抵抗により形成することを特徴とする受信機。

【請求項12】 請求項2～11のいずれかにおいて、前記2つの移相回路のそれぞれに含まれる前記合成手段内の抵抗の少なくとも一方を可変抵抗により形成することを特徴とする受信機。

【請求項13】 請求項2～12のいずれかにおいて、前記移相回路の少なくとも一方に含まれる前記合成手段は、素子定数が固定の複数の抵抗あるいはキャパシタを備えており、これら抵抗あるいはキャパシタをスイッチ切り換えにより選択的に接続することを特徴とする受信機。

【請求項14】 請求項1～13のいずれかにおいて、前記縦続接続された2つの移相回路を含んで形成される帰還ループの一部に分圧回路を接続し、前記分圧回路に入力される交流信号を前記同調増幅器の同調信号として出力することを特徴とする受信機。

【請求項15】 請求項1～14のいずれかにおいて、固定周波数の正弦波信号を出力する正弦波発振回路と、前記正弦波発振回路の出力信号と前記アンテナで受信した受信信号とを混合することにより前記受信信号をこれより高周波の中間周波信号に変換する混合回路と、をさらに備え、前記同調増幅器は、前記混合回路から出力される中間周波信号の中から所定の周波数近傍のものを選択することを特徴とする受信機。

【請求項16】 請求項1～15のいずれかにおいて、前記アンテナを棒状あるいは紐状の導電性材料により形成することを特徴とする受信機。

【請求項17】 請求項1～16のいずれかにおいて、構成部品を半導体基板上に一体形成したことを特徴とする受信機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、AM波またはFM波を受信可能な受信機に関する。

【0002】

【従来の技術】AM受信機には種々の周波数の信号が入力されるが、これらの信号の中から希望する放送波を選局して受信するには、希望する信号のみを通過させるバンドパスフィルタを受信機の入力回路に設ければよい。多数の放送局の中から希望する1局を自由に選局するためには、バンドパスフィルタの中心周波数を受信帯域内で連続的に変化できるようにする必要がある。しかし、フィルタの帯域特性を変えずにこれを行うことは非常に難しいため、スーパーヘテロダイン方式が発明された。スーパーヘテロダイン方式は、バンドパスフィルタの中心周波数および帯域特性を変えずに、希望する放送局の周波数をバンドパスフィルタの中心周波数に変換することで、希望する周波数信号のみを取り出すものである（日本放送協会編「NHKラジオ技術教科書」201頁より引用）。

【0003】図23は、スーパーヘテロダイン方式のAMラジオ受信機の回路構成を示す図である。

【0004】アンテナで受信された様々な周波数の放送波の中から、不図示の同調回路で希望する周波数の信号 f_1 （例えば1000kHz）を選択し、高周波増幅回路によって増幅したのち、周波数変換回路に加える。

【0005】周波数変換回路には、局部発振回路から受信周波数よりも高い周波数 f_2 （例えば1455kHz）が加えられており、混合回路で周波数 f_1 との間にうなり現象（ビート）を起こし、 $f_1 - f_2$ （455kHz）および $f_1 + f_2$ （2455kHz）の周波数成分を生じる。この信号のいずれか一方（通常は $f_1 - f_2$ ）をフィルタによって取り出し、中間周波数増幅回路に加える（日本放送協会編「NHKラジオ技術教科書」201、202頁より引用）。

【0006】このようにして中間周波増幅を行った後AM検波を行い、さらに低周波増幅を行ってスピーカから希望する放送局の音声を出力することができる。

【0007】

【発明が解決しようとする課題】ところで、上述したスーパーヘテロダイン方式を用いた受信機においては、選択度を向上させるためにアンテナで受信した高周波信号を同調回路に入力して所定の同調処理を行っており、この同調周波数を局部発振回路の発振周波数に連動して変化させることにより1つの放送局の電波のみを選択するようになっている。そのため、一般の受信機は機械式の2連バリコンを備えており、この2連バリコンは受信周

波数に応じて所定の静電容量を有するように大きさが決まっていることから、受信機全体の小型化や集積化が難しかった。

【0008】また、従来の受信機の局部発振回路や中間周波増幅回路には局部発振トランスや中間周波トランスが使用されており（最近では中間周波増幅をセラミックフィルタを用いて行うものもある）、これらのトランスは外付け部品であって、この点からも受信機全体の集積化が難しかった。

【0009】さらに、上述した2連バリコンを用いた従来の受信機においては同調特性のばらつきが大きいため、受信機を組み立てた後に、2連バリコンに備わったトリマコンデンサの微調整を行っており、製造時に手間がかかっていた。また、最近では2連バリコンの代わりに可変容量ダイオードを用いた受信機も出回っているが、微調整が必要な点は同じであり、製造時に手間がかかっていた。

【0010】本発明は、このような点に鑑みて創作されたものであり、その目的は2連バリコンやその調整が不要であって製造時の手間を軽減することができ、しかも集積化に適した受信機を提供することを目的とする。

【0011】

【課題を解決するための手段】上述した課題を解決するために、請求項1の受信機は、トランジスタを内部に含む2つの移相回路を縦続接続し、後段の移相回路から出力された帰還信号とアンテナからの入力信号とを加算して前段の移相回路に入力する。例えば、2つの移相回路全体での位相シフト量が所定の周波数において 360° あるいは 180° となるように制御すれば、安定な同調出力が得られる。

【0012】また、請求項2の受信機は、2つの移相回路を縦続接続して形成される帰還ループの一部に非反転回路を挿入する。このため、2つの移相回路による位相シフト量と同量だけ位相がシフトした信号が同調増幅器から出力される。

【0013】また、請求項3の受信機は、2つの移相回路全体での位相シフト量が 360° になる周波数近傍の信号のみを通過させる同調増幅器を設けるため、混信のない同調出力が得られる。

【0014】また、請求項4の受信機は、2つの移相回路内の双方の合成手段にリアクタンス素子としてキャパシタが含まれている場合、あるいは双方の合成手段にリアクタンス素子としてインダクタが含まれている場合には、合成手段を構成する抵抗およびリアクタンス素子の接続の仕方を2つの移相回路で反対にしたため、2つの移相回路全体での位相シフト量が所定の周波数において 360° になる。

【0015】また、請求項5の受信機は、2つの移相回路内の一方の合成手段にリアクタンス素子としてキャパシタが含まれ、他方の合成手段にリアクタンス素子とし

てインダクタが含まれている場合には、合成手段を構成する抵抗およびリアクタンス素子の接続の仕方を2つの移相回路で同じにしたため、2つの移相回路全体での位相シフト量が所定の周波数において 360° になる。

【0016】また、請求項6の受信機は、2つの移相回路を縦続接続して形成される帰還ループの一部に位相反転回路を挿入する。このため、2つの移相回路による位相シフト量と 180° 位相が異なる信号が同調増幅器から出力される。

【0017】また、請求項7の受信機は、2つの移相回路と位相反転回路とを合わせた位相シフト量が 360° になる周波数近傍の信号のみを通過させる同調増幅器を設けるため、混信のない同調出力が得られる。

【0018】また、請求項8の受信機は、2つの移相回路内の双方の合成手段にリアクタンス素子としてキャパシタが含まれている場合、あるいは双方の合成手段にリアクタンス素子としてインダクタが含まれている場合には、合成手段を構成する抵抗およびリアクタンス素子の接続の仕方を2つの移相回路で同じにしたため、2つの移相回路全体での位相シフト量が所定の周波数において 180° になる。したがって、位相反転回路を接続すれば、同調増幅器全体での位相シフト量が 360° になる。

【0019】また、請求項9の受信機は、2つの移相回路内の一方の合成手段にリアクタンス素子としてキャパシタが含まれ、他方の合成手段にリアクタンス素子としてインダクタが含まれている場合には、合成手段を構成する抵抗およびリアクタンス素子の接続の仕方を2つの移相回路で反対にしたため、2つの移相回路全体での位相シフト量が所定の周波数において 180° になる。

【0020】また、請求項10の受信機は、前記変換手段の内部にトランジスタを含んでおり、トランジスタのソースあるいはドレインに接続する抵抗の抵抗値と、トランジスタのエミッタあるいはコレクタに接続する抵抗の抵抗値を等しくするため、トランジスタのソースあるいはドレイン側の電圧振幅と、エミッタあるいはコレクタ側の電圧振幅とが等しくなる。

【0021】また、請求項11の受信機は、入力インピーダンス素子と帰還インピーダンス素子を抵抗により構成し、そのうちの一方を可変抵抗により形成するため、可変抵抗の抵抗値を変化させることにより、同調周波数および同調時の利得を一定にしたまま、最大減衰量のみを変化させることができる。

【0022】また、請求項12の受信機は、2つの移相回路内の少なくとも一方の抵抗を可変抵抗により形成したため、合成手段の時定数を変化させることができ、同調周波数を可変できる。

【0023】また、請求項14の受信機は、縦続接続された2つの移相回路によって形成される帰還ループの一部に分圧回路を接続し、分圧出力を前段側に帰還させる

とともに、分圧前の信号を同調出力とするため、同調動作と同時に信号振幅の増幅も行える。

【0024】また、請求項15の受信機は、アンテナで受信された信号を正弦波発振回路からの正弦波信号を用いて中間周波信号に変換した後に同調増幅器で同調を行う。この場合、正弦波発振信号の周波数と同調周波数とを連動して可変する必要があるため、従来のスーパーヘテロダイン方式の受信機のような2連バリコンが不要となる。

【0025】また、請求項16の受信機は、棒状あるいは紐状の導電性材料によってアンテナを形成する。このような簡易な構成のアンテナであっても、従来のようなLC共振回路を必要としないことから、AM波あるいはFM波を感度よく受信でき、しかも受信機を極めて薄くかつ小型化できる。

【0026】また、請求項17の受信機は、受信機の構成部品を半導体基板上にいったい形成するため、製造工程を簡略化できるとともに、コストダウンおよび小型化を図れる。

【0027】

【発明の実施の形態】以下、本発明を適用した一実施形態の受信機について、図面を参照しながら具体的に説明する。

【0028】〔受信機の第1の実施形態〕図1は、本発明を適用した第1の実施形態のAM受信機の構成を示す図である。同図に示す本実施形態のAM受信機は、高周波増幅回路1、同調増幅器2、AM検波回路3、低周波増幅回路4、スピーカ5を含んで構成されている。

【0029】高周波増幅回路1は、アンテナ6によって受信したAM信号に対して高周波増幅を行うものであり、十分なSN比を確保するために設けられている。したがって、受信電界が充分強いような場合には、この高周波増幅回路1を省略して、アンテナ6によって受信した信号を直接同調増幅器2に入力するようにしてもよい。

【0030】また、高周波増幅回路1のゲインを上げてノイズ分が飽和しないようにするために、同調増幅器2とAM検波回路3の間に2段目の高周波増幅回路を設けて、2つの高周波増幅回路によって増幅動作を分担するようにしてもよい。この場合にはSN比をさらに改善することができる。

【0031】同調増幅器2は、同調周波数が f_1 に設定されており、前段の高周波増幅回路1から入力される信号の中から周波数が f_1 近傍のものだけを選択して出力する。この同調増幅器2の詳細構成および動作については後述する。

【0032】AM検波回路3は、同調増幅器2によって選択された周波数 f_1 近傍の信号に対してAM検波を行う。最も一般的には、ダイオードを用いて半波整流を行い、さらにローパスフィルタを通して搬送波成分を取り

除くことにより音声信号の復調を行っている。

【0033】低周波増幅回路4は、AM検波回路3から出力される信号に対して電圧増幅および電力増幅を行って、スピーカ5から受信音声を入力する。なお、受信音声をスピーカ5から出力する代わりに、イヤホン等のレシーバから出力してもよい。

【0034】〔同調増幅器の第1の構成例〕図2は上述した同調増幅器2の詳細構成を示す回路図である。同図に示す同調増幅器2は、それぞれが入力される交流信号の位相を所定量シフトさせることにより所定の周波数において合計で 360° の位相シフトを行う2つの移相回路10C、30Cと、移相回路30Cの出力信号の位相を変えずに所定の増幅度で増幅して出力する非反転回路50と、非反転回路50の後段に設けられた可変抵抗162および164からなる分圧回路160と、帰還抵抗70および入力抵抗74（入力抵抗74は帰還抵抗70の n 倍の抵抗値を有しているものとする）のそれぞれを介することにより分圧回路160の分圧出力（帰還信号）と入力端子90に入力される信号（入力信号）とを所定の割合で加算する加算回路とを含んで構成されている。

【0035】帰還抵抗70と直列に接続されたキャパシタ72、および入力抵抗74と入力端子90との間に挿入されたキャパシタ76はともに直流電流を阻止するためのものであり、そのインピーダンスは動作周波数において極めて小さく、すなわち大きな静電容量を有している。

【0036】図3は、図2に示した前段の移相回路10Cの構成を抜き出して示したものである。同図に示す前段の移相回路10Cは、ゲートが入力端22に接続されたFET12と、このFET12のソース・ドレイン間に直列に接続された可変抵抗16およびキャパシタ14と、FET12のドレインと正電源との間に接続された抵抗18と、FET12のソースとアースとの間に接続された抵抗20とを含んで構成されている。

【0037】ここで、上述したFET12のソースおよびドレインに接続された2つの抵抗20、18の抵抗値はほぼ等しく設定されており、入力端22に印加される入力電圧の交流成分に着目すると、位相が一致した信号がFET12のソースから、位相が反転した（位相が 180° シフトした）信号がFET12のドレインからそれぞれ出力されるようになっている。

【0038】なお、図2に示した移相回路10C内の抵抗26は、FET12に適切なバイアス電圧を印加するためのものである。

【0039】このような構成を有する移相回路10Cにおいて、所定の交流信号が入力端22に入力されると、すなわちFET12のゲートに所定の交流電圧（入力電圧）が印加されると、FET12のソースにはこの入力電圧と同相の交流電圧が現れ、反対にFET12のドレ

インにはこの入力電圧と逆相であってソースに現れる電圧と振幅が等しい交流電圧が現れる。このソースおよびドレインに現れる交流電圧の振幅をともに E_i とする。

【0040】このFET12のソース・ドレイン間には可変抵抗16とキャパシタ14とにより構成される直列回路(CR回路)が接続されている。したがって、FET12のソースおよびドレインに現れる電圧のそれぞれを可変抵抗16あるいはキャパシタ14を介して合成した信号が出力端24から出力される。

【0041】図4は、前段の移相回路10Cのキャパシタ等に現れる電圧を示すベクトル図である。

【0042】FET12のソースとドレインにはそれぞれ入力電圧と同相および逆相であって電圧振幅が E_i の交流電圧が現れるため、ソース・ドレイン間の電位差(交流成分)は $2E_i$ となる。また、キャパシタ14の両端に現れる電圧 V_{C1} と可変抵抗16の両端に現れる電圧 V_{R1} とは互いに 90° 位相がずれており、これらをベクトル的に合成したものが、FET12のソース・ドレイン間の電圧 $2E_i$ に等しくなる。

【0043】したがって、図4に示すように、電圧 E_i の2倍を斜辺とし、キャパシタ14の両端電圧 V_{C1} と可変抵抗16の両端電圧 V_{R1} とが直交する2辺を構成する直角三角形を形成することになる。このため、入力信号の振幅が一定で周波数のみが変化した場合には、図4に示す半円の円周に沿ってキャパシタ14の両端電圧 V_{C1} と可変抵抗16の両端電圧 V_{R1} とが変化する。

【0044】ところで、キャパシタ14と可変抵抗16の接続点とグラウンドレベルとの電位差を出力電圧 E_o として取り出すものとする、この出力電圧 E_o は、図4に示した半円においてその中心点を始点とし、電圧 V_{C1} と電圧 V_{R1} とが交差する円周上の一点を終点とするベクトルで表すことができ、その大きさは半円の半径 E_i に等しくなる。しかも、入力信号の周波数が変化しても、このベクトルの終点は円周上を移動するだけであるため、周波数に応じて出力振幅が変化しない安定した出力を得ることができる。

【0045】また、図4から明らかなように、電圧 V_{C1} と電圧 V_{R1} とは円周上で直角に交わるため、理論的にはFET12のゲートに印加される入力電圧と同相の電圧 E_i と電圧 V_{C1} との位相差は、周波数 ω が0から ∞ まで変化するに従って、電圧 E_i を基準として時計回り方向に 0° から 90° まで変化する。そして、移相回路10C全体の位相シフト量 ϕ_1 はその2倍であり、周波数に応じて 0° から 180° まで変化する。

【0046】同様に、図5は図2に示した後段の移相回路30Cの構成を抜き出して示したものである。同図に示す後段の移相回路30Cは、ゲートが入力端42に接続されたFET32と、このFET32のソース・ドレイン間に直列に接続されたキャパシタ34および可変抵抗36と、FET32のドレインと正電源との間に接続

された抵抗38と、FET32のソースとアースとの間に接続された抵抗40とを含んで構成されている。

【0047】移相回路10Cと同様に、図5に示したFET32のソースおよびドレインに接続された2つの抵抗40、38の抵抗値はほぼ等しく設定されており、入力端42に印加される入力電圧の交流成分に着目すると、位相が一致した信号がFET32のソースから、位相が反転した信号がFET32のドレインからそれぞれ出力されるようになっている。また、図2に示す移相回路30C内の抵抗46はFET32に適切なバイアス電圧を印加するためのもので、移相回路10Cと30Cとの間に設けられたキャパシタ48は移相回路10Cの出力から直流成分を取り除く直流電流阻止用のものである。

【0048】このような構成を有する移相回路30Cにおいて、所定の交流信号が入力端42に入力されると、すなわちFET32のゲートに所定の交流電圧(入力電圧)が印加されると、FET32のソースにはこの入力電圧と同相の交流電圧が現れ、反対にFET32のドレインにはこの入力電圧と逆相であってソースに現れる電圧と振幅が等しい交流電圧が現れる。このソースおよびドレインに現れる交流電圧の振幅をともに E_i とする。

【0049】FET32のソース・ドレイン間にはキャパシタ34と可変抵抗36とにより構成される直列回路が接続されており、FET32のソースおよびドレインに現れる電圧のそれぞれをキャパシタ34あるいは可変抵抗36を介して合成した信号が出力端44から出力される。

【0050】図6は、後段の移相回路30Cのキャパシタ等に現れる電圧を示すベクトル図である。

【0051】図6に示すように、可変抵抗36の両端に現れる電圧 V_{R2} とキャパシタ34の両端に現れる電圧 V_{C2} とは互いに 90° 位相がずれており、これらをベクトル的に加算したものが、FET32のソース・ドレイン間の電位差 $2E_i$ に等しくなる。したがって、電圧 E_i の2倍を斜辺とし、可変抵抗36の両端電圧 V_{R2} とキャパシタ34の両端電圧 V_{C2} とを直交する2辺とする直角三角形が形成される。このため、入力信号の振幅が一定で周波数のみが変化した場合には、図6に示す半円の円周に沿って可変抵抗36の両端電圧 V_{R2} とキャパシタ34の両端電圧 V_{C2} とが変化する。

【0052】可変抵抗36とキャパシタ34の接続点とグラウンドレベルとの電位差を出力電圧 E_o として取り出すものとする、この出力電圧 E_o は、図6に示した半円においてその中心点を始点とし、電圧 V_{R2} と電圧 V_{C2} とが交差する円周上の一点を終点とするベクトルで表すことができ、その大きさは半円の半径 E_i に等しくなる。しかも、入力信号の周波数が変化しても、このベクトルの終点は円周上を移動するだけであるため、周波数に応じて出力振幅が変化しない安定した出力を得ること

ができる。

【0053】また、図6から明らかなように、電圧 V_{R2} と電圧 V_{C2} とは円周上で直角に交わるため、理論的にはFET32のゲートに印加される入力電圧と同相の電圧 E_i と電圧 V_{R2} との位相差は、周波数 ω が0から ∞ まで変化するに従って、電圧 E_i を基準として 270° から 360° まで変化する。そして、移相回路30C全体の位相シフト量 ϕ_2 は、周波数に応じて 180° から 360° まで変化する。

【0054】このようにして、2つの移相回路10C、30Cのそれぞれにおいて位相が所定量シフトされる。しかも、図4および図6に示すように、2つの移相回路10C、30Cの全体により位相シフト量の合計が 360° となる。

【0055】また、図2に示した非反転回路50は、ドレインと正電源との間に抵抗54が、ソースとアースとの間に抵抗56がそれぞれ接続されたFET52と、ベースがFET52のドレインに接続されているとともにコレクタが抵抗60を介してソースに接続されたトランジスタ58と、FET52に適切なバイアス電圧を印加するための抵抗62とを含んで構成されている。なお、図2に示した非反転回路50の前段に設けられたキャパシタ64は、後段の移相回路30Cの出力から直流成分を取り除く直流電流阻止用であり、交流成分のみが非反転回路50に入力される。

【0056】非反転回路50内のFET52は、ゲートに交流信号が入力されると、逆相の信号をドレインから出力する。また、トランジスタ58は、ベースにこの逆相の信号が入力されると、さらに位相を反転した信号、すなわちFET52のゲートに入力された信号の位相を基準に考えると同相の信号をコレクタから出力し、この*

$$A = V_o / V_i = K_1 / \{n(1 - K_1) + 1\} \quad \dots (1)$$

で表すことができる。

【0061】ところで、前段の移相回路10Cの伝達関数 K_2 は、可変抵抗16とキャパシタ14からなるCR※

$$K_2 = a_1(1 - T_1 s) / (1 + T_1 s) \quad \dots (2)$$

となる。ここで、 $s = j\omega$ 、 a_1 は移相回路10Cの利得であって1未満の値となる。

【0062】また、後段の移相回路30Cの伝達関数 K_3

$$K_3 = -a_2(1 - T_2 s) / (1 + T_2 s) \quad \dots (3)$$

となる。ここで、 a_2 は移相回路30Cの利得であって1未満の値となる。

【0063】また、分圧回路160の利得を a_3 （ ≤ 1 ）とするとともに、これら移相回路10C、30Cおよび分圧回路160による信号振幅の減衰分を補うため☆

$$K_1 = -\{1 + (Ts)^2 - 2Ts\} / \{1 + (Ts)^2 + 2Ts\} \quad \dots (4)$$

となる。なお、計算を簡単なものとするために、各移相回路の時定数 T_1 、 T_2 をともに T とした。この(4) ◆

$$A = -\{1 + (Ts)^2 - 2Ts\}$$

* 同相の信号が非反転回路50から出力される。

【0057】この非反転回路50の出力は、出力端子92から同調増幅器2の出力として取り出されるとともに、この非反転回路50の出力を分圧回路160を通した信号が帰還抵抗70を介して前段の移相回路10Cの入力側に帰還されている。そして、この帰還された信号と入力抵抗74を介して入力される信号とが加算され、この加算された信号の電圧が前段の移相回路10Cの入力端（図3に示した入力端22）に印加されている。

【0058】また、上述した非反転回路50の増幅度は、上述した抵抗54、56、60の各抵抗値によって決まる。これら各抵抗の抵抗値を調整することにより、2つの移相回路10C、30Cおよび分圧回路160を通すことにより生じる信号振幅の減衰を補い、かつ同調増幅器全体の帰還ループのオープンループゲインが1以下になるように設定されている。

【0059】また、同調増幅器2の出力端子92からは、分圧回路160に入力される前の非反転回路50の出力信号が取り出されるため、同調増幅器2自体に利得を持たせることができ、後述する同調動作と同時に信号振幅の増幅が可能となる。

【0060】図7は、上述した構成を有する2つの移相回路10C、30C、非反転回路50および分圧回路160の全体を伝達関数 K_1 を有する回路に置き換えたシステム図であり、伝達関数 K_1 を有する回路と並列に抵抗 R_0 を有する帰還抵抗70が、直列に帰還抵抗70の n 倍の抵抗値（ nR_0 ）を有する入力抵抗74が接続されている。図8は、図7に示すシステムをミラーの定理によって変換したシステム図であり、変換後のシステム全体の伝達関数 A は、

※ 回路の時定数を T_1 （可変抵抗16の抵抗値を R 、キャパシタ14の静電容量を C とすると $T_1 = CR$ ）とすると、

★ 3は、キャパシタ34と可変抵抗36からなるCR回路の時定数を T_2 （可変抵抗36の抵抗値を R 、キャパシタ34の静電容量を C とすると $T_2 = CR$ ）とすると、

☆ に、非反転回路50の利得を $1/a_1$ 、 a_2 、 a_3 とすると、移相回路10C、30C、非反転回路50および分圧回路160を縦続接続した場合の全体の伝達関数 K_1 は、

◆ 式を上述した(1)式に代入すると、

$$= - \{ 1 / (2n+1) \} \{ \{ 1 + (Ts)^2 - 2Ts \} / \{ 1 + (Ts)^2 + 2Ts / (2n+1) \} \} \dots (5)$$

となる。

【0064】この(5)式によれば、 $\omega=0$ (直流の領域)のときに $A=-1/(2n+1)$ となって、最大減衰量を与えることがわかる。また、 $\omega=\infty$ のときにも $A=-1/(2n+1)$ となって、最大減衰量を与えることがわかる。さらに、 $\omega=1/T$ の同調点(各移相回路の時定数が異なる場合には、 $\omega=1/\sqrt{T_1 \cdot T_2}$)の同調点)においては $A=1$ であって帰還抵抗70と入力抵抗74の抵抗比 n に無関係であることがわかる。換言すれば、図9に示すように、 n の値を変化させても同調点がずれることなく、かつ同調点の減衰量も変化しな*

$$\phi_1 = \tan \{ 2 \omega T_1 / (1 - \omega^2 T_1^2) \} \quad \dots (6)$$

$$\phi_2 = \tan \{ 2 \omega T_2 / (1 - \omega^2 T_2^2) \} \quad \dots (7)$$

となる。なお、(6)、(7)式の $\phi 1$ および $\phi 2$ は、図4および図6に示す電圧 E_i を基準として時計回り方向を正方向としたものである。

【0067】例えば $T_1 = T_2 (=T)$ の場合には、 $\omega = 1/T$ のときに2つの移相回路10C、30Cによる位相シフト量の合計が 360° となって上述した同調動作が行われ、このとき $\phi_1 = 90^\circ$ 、 $\phi_2 = 270^\circ$ となる。

【００６８】このように、本実施形態の受信機は、帰還抵抗７０と入力抵抗７４の抵抗比 n を変えても同調周波数および同調時の利得が一定で、かつ最大減衰量および同調帯域幅を変えることができる同調増幅器２を用いて同調動作を行っているため、混信が生じる場合には上述した抵抗比 n を大きく設定して同調帯域幅を狭くして混信を防ぎ、反対に混信が少ない場合には上述した抵抗比 n を小さく設定して同調帯域幅を広げて受信信号を忠実に再現するといった調整が容易であり、混信状態に依じて最適なＡＭ受信機の設計が可能となる。

【００６９】また、本実施形態の受信機は、分圧回路１６０を介して減衰した信号を帰還信号として用いるとともに、分圧回路１６０に入力する前の信号を同調増幅器２の出力として取り出すことにより、入力信号の中から所定の周波数成分のみを抽出する同調動作とともに、この抽出された信号に対して所定の増幅を行うことができる。しかも、このときの利得は、分圧回路１６０の分圧比を変えることにより任意に設定することができる。

【0070】また、最大減衰量は、帰還抵抗70と入力抵抗74の抵抗比 n によって決定され、同調周波数は可変抵抗16または36の抵抗値によって決定されるため、同調周波数や最大減衰量を互いに干渉しあうことなく調整することができる。なお、可変抵抗16、36のいずれか一方を抵抗値が固定の抵抗に置き換えてもよい。

【0071】さらに、上述した同調増幅器2は、トラン 50

* 60.

【００６５】しかも、移相回路１０Ｃ、３０Ｃ内の可変抵抗１６、３６の抵抗値を変えることにより、可変抵抗１６あるいは３６を含む各ＣＲ回路の時定数 T_1 、 T_2 を変化させることができ、同調周波数 ω をある範囲で任意に変化させることができる。

【0066】なお、(2)式あるいは(3)式から図4、図6に示した $\phi 1$ （入力電圧と同相の電圧 E_i を基準として時計回り方向に $0^\circ \leq \phi 1 \leq 180^\circ$ ）、 $\phi 2$ （電圧 E_i を基準として時計回り方向に $180^\circ \leq \phi 2 \leq 360^\circ$ ）を求めると、

ジスタ、キャパシタおよび抵抗を組み合わせで構成しており、どの構成素子も半導体基板上に形成することができることから、同調増幅器2を含めた受信機の主要部分を半導体基板上に形成して集積回路とすることも容易である。また、可変抵抗16、36の少なくとも一方の抵抗値を連続的に変えることにより、同調周波数を連続的に変更でき、従来必要不可欠であったバリコンを省くことができ、受信機全体の回路規模を大幅に小型化することができ、製造時に微調整を行う必要もなくなることから、製造工程を大幅に簡略化できる。

【0072】また、上述した同調増幅器2は、同調周波数を可変する場合であっても安定した特性を有しており、このような同調増幅器2を周波数可変型のフィルタとして用いれば、一旦中間周波信号に変換して同調をとる必要がないため、局部発振コイルを用いた局発振回路や中間周波トランスやセラミックフィルタを用いた中間周波増幅回路が不要であり、大きな外付け部品を極力減らすことができる。

【0073】また、本実施形態のAM受信機は、アンテナ6からの入力部分にバリコンとバーアンテナによるLC回路を用いていないため、入力部分の設計が容易となる。このため、アンテナ6を短い棒状あるいは紐状の導電性材料で形成することができ、AM波を効率よく受信することができる。具体的には、カーラジオ等に使用されるロッドアンテナによってアンテナ6を形成したり、イヤホンのリード部分をアンテナ6として使用するだけで、所望のAM波を感度よく受信することができ、従来不可欠であったバーアンテナも省略できる。

【００７４】なお、上述した同調増幅器２に含まれる非反転回路５０は、バイポーラトランジスタ５８を含んで構成したが、これをＦＥＴに置き換えて、２段のソース接地回路によって構成するようにしてもよい。この場合には、同調増幅器２に使用されるトランジスタの全てがＦＥＴで統一されるため、製造プロセスを簡略化でき

る。

【0075】また、本実施形態のAM受信機に含まれる同調増幅器2では、前段に移相回路10Cを、後段に移相回路30Cをそれぞれ配置したが、これらの全体によって入出力信号間の位相シフト量が 360° となればよいことから、これらの前後を入れ換えて前段に移相回路30Cを、後段に移相回路10Cをそれぞれ配置して同調増幅器を構成するようにしてもよい。

【0076】また、図2に示した同調増幅器2において、移相回路30Cの後段の分圧回路160を省略し、移相回路30Cの出力を直接前段側に帰還してもよい。あるいは分圧回路160内の抵抗162を取り除いて抵抗164だけにしてもよい。

【0077】〔同調増幅器の第2の構成例〕上述した第1の実施形態のAM受信機に含まれる同調増幅器2は、各移相回路10C、30CをCR回路を含んで構成したが、CR回路を抵抗とインダクタからなるLR回路に置き換えた移相回路を用いて同調増幅器を構成することもできる。

【0078】図10は、LR回路を含む移相回路の構成を示す回路図であり、図2に示した同調増幅器2の前段の移相回路10Cと置き換え可能な構成が示されている。同図に示す移相回路10Lは、図2に示した前段の移相回路10C内のキャパシタ14と可変抵抗16からなるCR回路を、可変抵抗16とインダクタ17からなるLR回路に置き換えた構成を有しており、抵抗18と抵抗20の各抵抗値が同じ値に設定されている。なお、可変抵抗16とFET12のドレインとの間に挿入されたキャパシタ19は直流電流阻止用である。

【0079】したがって、上述した移相回路10Lの入出力電圧等の関係は、図11のベクトル図に示すように、図4に示した電圧 V_{C1} を可変抵抗16の両端電圧 V_{R3} に、図4に示した電圧 V_{R1} をインダクタ17の両端電圧 V_{L1} にそれぞれ置き換えて考えることができる。

【0080】また、図10に示した移相回路10Lの伝達関数は、インダクタ17と可変抵抗16からなるLR回路の時定数を T_1 （インダクタ17のインダクタンスを L 、可変抵抗16の抵抗値を R とすると $T_1 = L/R$ ）とすると、(2)式に示した K_2 をそのまま適用でき、図11に示す位相シフト量 ϕ_3 も上述した(6)式に示した ϕ_1 と同じになる。

【0081】したがって、図10に示す移相回路10Lは、図3に示した移相回路10Cと基本的に等価であり、図2に示した移相回路10Cを図10に示した移相回路10Lに置き換えることができる。

【0082】図12は、LR回路を含む移相回路の他の構成を示す回路図であり、図2に示した同調増幅器2の後段の移相回路30Cと置き換え可能な構成が示されている。同図に示す移相回路30Lは、図5に示した後段の移相回路30C内のキャパシタ34と可変抵抗36か

らなるCR回路を、可変抵抗36とインダクタ37からなるLR回路に置き換えた構成を有しており、抵抗38と抵抗40の各抵抗値は同じ値に設定されている。なお、インダクタ37とFET32のドレインとの間に挿入されたキャパシタ39は直流電流阻止用である。

【0083】したがって、上述した移相回路30Lの入出力電圧等の関係は、図13のベクトル図に示すように、図6に示した電圧 V_{R2} をインダクタ37の両端電圧 V_{L2} に、図6に示した電圧 V_{C2} を可変抵抗36の両端電圧 V_{R4} にそれぞれ置き換えて考えることができる。

【0084】ところで、図12に示した移相回路30Lの伝達関数は、可変抵抗36とインダクタ37からなるLR回路の時定数を T 、（可変抵抗36の抵抗値を R 、インダクタ37のインダクタンスを L とすると $T = L/R$ ）とすると、(3)式に示した K_3 をそのまま適用でき、図13に示す位相シフト量 ϕ_4 も上述した(7)式に示した ϕ_2 と同じになる。

【0085】したがって、図12に示す移相回路30Lは、図5に示した移相回路30Cと基本的に等価であり、図2に示した移相回路30Cを図12に示した移相回路30Lに置き換えることができる。

【0086】このように、図2に示した2つの移相回路10Cおよび30Cのいずれか一方、あるいは両方を図10、12に示した移相回路10L、30Lに置き換えることができる。2つの移相回路10C、30Cの両方を移相回路10L、30Lに置き換えた場合には、同調増幅器全体を集積化することにより同調周波数の高周波化が容易となる。

【0087】また、2つの移相回路10C、30Cのいずれか一方のみを移相回路10Lあるいは30Lに置き換えた場合であって、LR回路を構成するインダクタを含めて、あるいはこのインダクタを除く同調回路全体を集積化した場合には、温度変化による同調周波数の変動を防止する、いわゆる温度補償が可能となる。

【0088】また、図2に示した移相回路10C、30Cの少なくとも一方を移相回路10Lあるいは30Lに置き換えた場合に、分圧回路160を省略して後段の移相回路の出力を直接前段側に帰還してもよい。あるいは分圧回路160内の抵抗162を取り除いて抵抗164だけにしてもよい。分圧回路160を省略した場合、あるいは抵抗162を取り除いた場合には、同調動作のみを行うことができる。

【0089】〔同調増幅器の第3の構成例〕上述した同調増幅器2は、2つの移相回路による位相シフト量の合計が 360° となる周波数で所定の同調動作を行っていたが、基本的に同じ動作を行う2つの移相回路を組み合わせ同調増幅器を構成することにより、2つの移相回路による位相シフト量の合計が 180° となる周波数で所定の同調動作を行うようにしてもよい。

【0090】図14は同調増幅器の第3の構成例を示す

回路図である。同図に示す同調増幅器2Aは、図2に示した後段の移相回路30Cの代わりに移相回路10Cを接続し、非反転回路50の代わりに位相反転回路80を接続したものである。

【0091】位相反転回路80は、ドレインと正電源との間に抵抗84が、ソースとアースとの間に抵抗86がそれぞれ接続されたFET82と、FET82のゲートに所定のバイアス電圧を印加する抵抗88とを含んで構成されている。FET82のゲートに交流信号が入力されると、FET82のドレインからは位相を反転した逆相の信号が出力される。また、この位相反転回路80は、2つの抵抗84、86の抵抗比によって定まる所定の増幅度を有する。

【0092】ところで、上述したように、図14に示す2つの移相回路10Cのそれぞれは、入力信号の周波数 ω が0から ∞ まで変化するに従って、入力電圧と同相の電圧 E_i を基準として時計回り方向に 0° から 180° まで位相がシフトする。例えば、2つの移相回路10C内のCR回路の時定数が同じであると仮定し、これをTとおくと、 $\omega = 1/T$ の周波数では2つの移相回路10Cのそれぞれにおける位相シフト量が 90° となる。したがって、2つの移相回路10Cの全体によって位相が 180° シフトされ、しかも2つの移相回路10Cの後段に接続された位相反転回路80によって位相が反転されるため、全体として、位相が一巡して位相シフト量が 360° となる信号が位相反転回路80から出力される。

【0093】また、上述した同調増幅器2Aでは、上述した位相反転回路80の利得を1より大きな値に設定しており、2つの移相回路10Cや分圧回路160による信号振幅の減衰を補い、かつ帰還ループのループゲインを1以下に設定することで所定の同調動作を行っている。

【0094】〔同調増幅器の第4の構成例〕図14に示した同調増幅器2Aは、移相回路10Cを縦続接続する例を示したが、図2に示した移相回路30Cを縦続接続した場合も同調動作を行わせることができる。

【0095】図15は、同調増幅器の第4の構成例を示す回路図である。同図に示す同調増幅器2Bは、図2に示した前段の移相回路10Cの代わりに移相回路30Cを接続し、非反転回路50の代わりに位相反転回路80を接続したものである。

【0096】図15に示す各移相回路30Cは、図6に示したように、入力信号の周波数 ω が0から ∞ まで変化するに従って、入力電圧と同相の電圧 E_i を基準として時計回り方向に 180° から 360° まで位相がシフトする。例えば、2つの移相回路30C内のCR回路の時定数が同じであると仮定し、これをTとおくと、 $\omega = 1/T$ の周波数では、2つの移相回路30Cのそれぞれにおける位相シフト量が 270° となる。したがって、2

つの移相回路30Cの全体によって位相が 180° シフトされ、しかも2つの移相回路30Cの後段に接続された位相反転回路80によって位相が反転されるため、全体として、位相が一巡して位相シフト量が 360° となる信号が位相反転回路80から出力される。

【0097】また、図14に示した同調増幅器2Aと同様に、図15に示す同調増幅器2Bでは、上述した位相反転回路80の利得を1より大きな値に設定しており、2つの移相回路30Cや分圧回路160による信号振幅の減衰を補い、かつ帰還ループのループゲインを1以下に設定することで所定の同調動作を行っている。

【0098】なお、図14、図15に示した同調増幅器2A、2Bは、いずれも2つの移相回路をCR回路を含んで構成したが、少なくとも一方をLR回路を含んで構成するようにしてもよい。すなわち、図14に示した同調増幅器2Aにおいて、前段および後段の移相回路10Cの少なくとも一方を図10に示した移相回路10Lに置き換えてもよい。同様に、図15に示した同調増幅器2Bにおいて、前段および後段の移相回路30Cの少なくとも一方を図12に示した移相回路30Lに置き換えてもよい。

【0099】特に、両方の移相回路をLR回路を有する移相回路に置き換えた場合には、同調増幅器全体を集積化することにより同調周波数の高周波化が容易となり、一方の移相回路をLR回路を有する移相回路に置き換えた場合には、温度変化による同調周波数の変動を防止する、いわゆる温度補償が可能となる。

【0100】〔同調増幅器のその他の構成例〕ところで、上述した各種の同調増幅器2等は、位相シフトに着目すると、2つの移相回路と非反転回路、あるいは2つの移相回路と位相反転回路によって構成されており、接続された3つの回路の全体によって所定の周波数において合計の位相シフト量を 360° にすることにより所定の同調動作を行うようになっている。したがって、位相シフト量だけに着目すると、2つの移相回路のどちらを前段に用いるか、あるいは3つの回路をどのような順番で接続するかはある程度の自由度があり、必要に応じて接続順番を決めることができる。

【0101】図16は、2つの移相回路と非反転回路50を組み合わせる同調増幅器を構成した場合において、その接続状態を示す図である。なお、これらの図において、帰還インピーダンス素子70aおよび入力インピーダンス素子74aは、各同調増幅器の出力信号と入力信号とを所定の割合で加算するためのものであり、最も一般的には図2等に示すように、帰還インピーダンス素子70aとして帰還抵抗70を、入力インピーダンス素子74aとして入力抵抗74を使用する。

【0102】但し、帰還インピーダンス素子70aおよび入力インピーダンス素子74aは、それぞれの素子に

ばよいことから、帰還インピーダンス素子70aおよび入力インピーダンス素子74aとともにキャパシタにより形成したり、抵抗やキャパシタ等を組み合わせてインピーダンスの実数分と虚数分の比を同時に調整しうるようにしてもよい。

【0103】なお、図16および後述する図17に示した同調増幅器では、図2等に示す分圧回路160を除いた構成を示したが、最終段の回路のさらに後段に分圧回路160を接続し、分圧後の信号を帰還信号として用いるとともに分圧前の信号を出力として取り出してもよい。

【0104】図16(A)には2つの移相回路の後段に非反転回路50を配置した構成が示されており、図2に示した同調増幅器2(CR回路の代わりにLR回路を接続したものも含む)に対応している。このように、後段に非反転回路50を配置した場合には、この非反転回路50に出力バッファの機能を持たせることにより、大きな出力電流を取り出すこともできる。

【0105】図16(B)には2つの移相回路の間に非反転回路50を配置した構成が示されている。このように、中間に非反転回路50を配置した場合には、前段の移相回路と後段の移相回路の相互干渉を完全に防止することができる。

【0106】図16(C)には2つの移相回路のさらに前段に非反転回路50を配置した構成が示されている。このように、初段に非反転回路50を配置した場合には、前段の移相回路に対する帰還インピーダンス素子70a等の影響を最小限に抑えることができる。

【0107】同様に、図17は、2つの移相回路と位相反転回路80を組み合わせて同調増幅器を構成した場合において、その接続状態を示す図である。

【0108】図17(A)には2つの移相回路の後段に位相反転回路80を配置した構成が示されており、図14に示した同調増幅器2Aあるいは図15に示した同調増幅器2Bに対応している。このように、後段に位相反転回路80を配置した場合には、この位相反転回路80に出力バッファの機能を持たせることにより、大きな出力電流を取り出すこともできる。

【0109】図17(B)には2つの移相回路の間に位相反転回路80を配置した構成が示されており、この場合には2つの移相回路間の相互干渉を完全に防止することができる。図17(C)には2つの移相回路のさらに前段に位相反転回路80を配置した構成が示されており、この場合には前段の移相回路に対する帰還インピーダンス素子70a等の影響を最小限に抑えることができる。

【0110】〔受信機の第2の実施形態〕図1に示した第1の実施形態のAM受信機では、受信信号を中間周波数信号に変換することなく同調を行う例を説明したが、いったん中間周波数信号に変換した後に同調を行う場合

にも、本発明は同様に適用できる。

【0111】図18は第2の実施形態のAM受信機の構成を示す図である。図18に示すAM受信機は、高周波増幅回路1、混合回路7、局部発振回路8、同調増幅器2、AM検波回路3、低周波増幅回路4およびスピーカ5を含んで構成されている。

【0112】混合回路7は、高周波増幅回路1から出力されるAM信号と局部発振回路8から出力される正弦波信号とを混合して、中間周波数信号を出力する。AM信号の周波数を f_1 、局部発振回路8から出力される正弦波信号の周波数を f_2 とすると、周波数 $f_2 + f_1$ を有する中間周波数信号が出力される。例えば、正弦波信号の周波数 f_2 を2MHzとし、AM信号の周波数 f_1 を現在国内のAM放送で使われている周波数である550kHz \sim 1.66MHz程度と考えると、中間周波数信号の周波数は2.55 \sim 3.66MHz程度となる。

【0113】図18に示す同調増幅器は同調周波数が f_3 に設定されており、前段の混合回路7から入力される中間周波数信号の中から周波数が f_3 近傍の信号だけを選択して出力する。この同調増幅器は、図2、14、15に示した同調増幅器2、2A、2Bのいずれかの構成を有する。

【0114】図19は、図18に示した局部発振回路8の内部構成を示す回路図である。図18に示す局部発振回路8は、図3および図5に示した移相回路10Cと移相回路30C(より正確には、可変抵抗16、36を抵抗値が固定の抵抗16'、36'にした移相回路10C'および30C')を縦続接続し、後段の移相回路30C'の出力を非反転回路50および帰還抵抗70を介して前段の移相回路10C'に入力したものである。

【0115】図19の2つの移相回路10C'、30C'のそれぞれにおいて位相が所定量シフトし、各移相回路10C'、30C'を合わせた位相シフト量の合計が、所定の周波数において360°となるため、このときのループゲインを1以上に設定することにより、所定の周波数で発振する。

【0116】このように、図2に示した同調増幅器2とほぼ同様の構成で局部発振回路8を構成できるため、同調増幅器2とともに半導体基板上に形成することにより、受信機全体を小型化できる。

【0117】図20は局部発振回路の第2の構成例を示す回路図であり、図14に示した同調増幅器2Aから分圧回路160および入力抵抗74を省き、可変抵抗16を抵抗値が固定の抵抗16'に変更した構成を有する。この場合も、ループゲインを1以上に設定することにより、2つの移相回路10C'を合わせた位相シフト量の合計が360°となるような周波数で正弦波発振が行われる。

【0118】同様に、図21は局部発振回路の第3の構成例を示す回路図であり、図15に示した同調増幅器2

Bから分圧回路160および入力抵抗74を省き、可変抵抗36を抵抗値が固定の抵抗36'に変更し、かつループゲインを1以上に設定した構成を有する。

【0119】図19~21において、後段の移相回路30Cの後段に分圧回路160を接続し、分圧出力を前段側に帰還させてもよい。

【0120】なお、本発明は上記実施形態に限定されるものではなく、本発明の要旨の範囲内で種々の変形実施が可能である。

【0121】例えば、上述した局部発振回路8等では、10 前段に移相回路10Cを、後段に移相回路30Cをそれぞれ配置したが、2つの移相回路全体で入出力信号間の位相シフト量が360°となればよいことから、前後を入れ替えて前段に移相回路30Cを、後段に移相回路10Cをそれぞれ配置して局部発振回路を構成してもよい。すなわち、図3、図5、図10および図12に示す各移相回路のうち、いずれか2つの移相回路を縦続接続して局部発振回路を構成してもよい。

【0122】なお、上述した同調増幅器内の各移相回路に含まれている可変抵抗16および36は、接合型ある20 いはMOS型のFETを用いて実現することができる。

【0123】図22は、上述した各実施形態の同調増幅器に含まれる各移相回路内の可変抵抗16あるいは36をFETに置き換えた場合の移相回路の構成を示す図である。

【0124】同図(A)には、図2等に示した移相回路10Cにおいて、可変抵抗16をFETに置き換えた構成が示されている。同図(B)には、図2等に示した移相回路30Cにおいて、可変抵抗36をFETに置き換えた構成が示されている。

【0125】このように、FETのソース・ドレイン間に形成されるチャネルを抵抗体として利用して可変抵抗16あるいは36の代わりに使用すると、ゲート電圧を可変に制御してこのチャネル抵抗をある範囲で任意に変化させて各移相回路における位相シフト量を変えることができる。したがって、同調増幅器において一巡する信号の位相シフト量が360°となる周波数を変えることができ、各実施形態の同調増幅器の同調周波数を任意に変更することができる。

【0126】また、可変抵抗を1つのFET、すなわち40 pチャネルあるいはnチャネルのFETによって構成する代わりに、pチャネルのFETとnチャネルのFETとを並列接続して1つの可変抵抗を構成し、各ゲート電圧を変化させて抵抗値を可変してもよい。2つのFETを組み合わせて可変抵抗を構成すれば、FETの非線形領域の改善を行うことができるため、同調信号の歪みを軽減できる。

【0127】また、上述した各実施形態において示した移相回路10C等は、キャパシタ14等と直列に接続された可変抵抗16等の抵抗値を変化させて位相シフト量50

を変化させることにより全体の同調周波数を変えるようにしたが、キャパシタ14等の静電容量を変化させることにより全体の同調周波数を変えるようにしてもよい。

【0128】例えば、2つの移相回路の中の少なくとも一方に含まれるキャパシタ14等を可変容量素子に置き換えてこの静電容量を可変することにより、各移相回路による位相シフト量を変化させて同調周波数を変えることができる。さらに具体的には、上述した可変容量素子をアノード・カソード間に印加する逆バイアス電圧が変更可能な可変容量ダイオードによって、あるいはゲート電圧によってゲート容量が変更可能なFETによって形成することができる。

【0129】なお、上述した可変容量素子に印加する逆バイアス電圧を可変するには、この可変容量素子と直列に直流電流阻止用のキャパシタを接続すればよい。

【0130】また、上述したような可変抵抗や可変容量素子を用いる場合の他、素子定数が異なる複数の抵抗あるいはキャパシタを用意しておいて、スイッチを切り換えることにより、これら複数の素子の中から1つあるいは複数の選ぶようにしてもよい。この場合にはスイッチ切り換えにより接続する素子の個数および接続方法(直列接続、並列接続あるいはこれらの組み合わせ)によって、素子定数を不連続に切り換えることができる。このため、複数の放送局から1局を選局して受信するような用途に適している。

【0131】例えば、可変抵抗の代わりに抵抗値がR, 2R, 4R, ...といった2のn乗の系列の複数の抵抗を用意しておいて、1つあるいは任意の複数の抵抗を選択して直列接続することにより、等間隔の抵抗値の切替えをより30 少ない素子で容易に実現することができる。同様に、キャパシタの代わりに静電容量がC, 2C, 4C, ...といった2のn乗の系列の複数のキャパシタを用意しておいて、1つあるいは任意の複数の抵抗を選択して並列接続することにより、等間隔の静電容量の切替えをより少ない素子で容易に実現することができる。

【0132】また、上述した同調増幅器2等では、帰還インピーダンス素子として抵抗値が固定の帰還抵抗70を用い、入力インピーダンス素子として抵抗値が固定の入力抵抗74を用いるようにしたが、少なくとも一方の抵抗を可変抵抗により構成して、同調増幅器2等における同調帯域幅を可変するようにしてもよい。また、この可変抵抗をFETのチャネル抵抗を利用して形成することができることはいうまでもない。特に、pチャネルのFETとnチャネルのFETとを並列接続して1つの可変抵抗を構成し、各FETのベースとサブストレート間に大きさが等しく極性が異なるゲート電圧を印加した場合には、FETの非線形領域の改善を行うことができるため、同調信号の歪みを少なくすることができる。

【0133】このように、同調帯域幅をAM受信機を完成させた後に変えることができれば、混信が生じる場合

においては上述した抵抗比 n （インピーダンス素子がキャパシタの場合には静電容量比）を連続的に大きい方向に変化させて同調帯域幅を狭くして混信を防ぎ、反対に混信が少ない場合においては上述した抵抗比 n を連続的に小さい方向に変化させて同調帯域幅を広げて受信信号を忠実に再現するといった外部からの調整が容易であり、電界強度に応じた最適な状態で受信機を動作させることができる。

【0134】また、上述したように帰還インピーダンス素子あるいは入力インピーダンス素子として可変抵抗や可変容量素子を用いる場合の他、素子定数が異なる複数の抵抗あるいはキャパシタを用意しておいて、スイッチを切り換えることにより、これら複数の素子の中から1つあるいは複数を選ぶようにしてもよい。この場合にはスイッチ切り換えにより接続する素子の個数および接続方法（直列接続、並列接続あるいはこれらの組み合わせ）によって、素子定数を不連続に切り換えることができる。このため、混信の度合いに応じて何段階かの切替えを行う用途に適している。

【0135】なお、上述した各実施形態において、縦続接続された2つの移相回路内のFET12、32や、非反転回路50あるいは位相反転回路80内のFET52、82をバイポーラトランジスタにより構成してもよい。

【0136】上述した第1および第2の実施形態では、AM放送を受信するAM受信機について説明したが、図1に示したAM検波回路の代わりにFM検波回路を接続し、同調増幅器での同調周波数をFM放送を受信可能な周波数に設定すれば、FM受信機として利用することも可能である。

【0137】

【発明の効果】以上の各実施形態に基づく説明から明らかなように、トランジスタを含む2つの移相回路を縦続接続して同調増幅器を構成し、後段の移相回路の出力を前段の移相回路に帰還させるようにしたため、同調増幅器全体における位相シフト量を所定の周波数において360°あるいは180°にすることができ、振幅変動のない安定した同調出力を得ることができる。

【0138】また、本発明の受信機内部の同調増幅器では、帰還インピーダンス素子と入力インピーダンス素子のインピーダンス比を可変することにより、同調周波数や同調時の利得に影響を与えることなく、最大減衰量のみを変化させることができる。すなわち、混信が生じる場合には上述したインピーダンス比 n を大きく設定して同調帯域幅を狭くして混信を防ぎ、反対に混信が少ない場合には抵抗比 n を小さく設定して同調帯域幅を広げて受信信号を忠実に再現するといった調整が容易であり、混信状態に応じて最適な受信条件を簡易に設定できる。

【0139】また、移相回路内のCR回路等の時定数を可変することにより、同調周波数を簡易に変更できるた

め、従来の受信機のようなLC共振を利用した同調を行う必要がなく、バリコンやコイル等が不要となる。また、入力インピーダンス素子と帰還インピーダンス素子の各素子定数の比を適切な値に設定することにより、同調周波数以外の周波数成分を十分に減衰できることから、いったん中間周波数に変換して処理する必要がなく、局部発振回路や中間周波信号の増幅用のトランス類が不要となる。このため、大きな外付け部品が不要であり、全体の小型化や集積化が可能となる。また、アンテナからの入力部分における同調周波数と局部発振の周波数とを連動させて可変する必要がなく、2連バリコンが不要であるため、組み立て後の微調整の必要もなく、工程の簡略化も可能となる。

【0140】また、同調増幅器内の各移相回路に含まれる変換手段は、トランジスタとリアクタンス素子および抵抗といった簡単な構成によって実現することができるため、受信機全体の回路規模を簡素化できる。

【0141】また、アンテナで受信された信号をいったん中間周波信号に変換してから同調する場合も、アンテナからの入力部分における同調周波数と局部発振の周波数とを連動させて可変する必要がなく、受信機の組立後の調整が不要となるため、製造工程を大幅に簡略化できる。

【図面の簡単な説明】

【図1】本発明を適用した第1の実施形態のAM受信機の構成を示す図である。

【図2】図1に示した同調増幅器の詳細構成を示す回路図である。

【図3】図2に示した前段の移相回路の構成を抜き出して示した図である。

【図4】前段の移相回路の入出力電圧とキャパシタ等に現れる電圧との関係を示すベクトル図である。

【図5】図2に示した後段の移相回路の構成を抜き出して示した図である。

【図6】後段の移相回路の入出力電圧とキャパシタ等に現れる電圧との関係を示すベクトル図である。

【図7】上述した構成を有する2つの移相回路および分圧回路の全体を伝達関数を有する回路に置き換えたシステム図である。

【図8】図7に示すシステムをミラーの定理によって変換したシステム図である。

【図9】図2に示した同調増幅器の同調特性を示す図である。

【図10】LR回路を含む移相回路の構成を示す回路図である。

【図11】移相回路の入出力電圧とインダクタ等に現れる電圧との関係を示すベクトル図である。

【図12】LR回路を含む移相回路の他の構成を示す回路図である。

【図13】移相回路の入出力電圧とインダクタ等に現れ

る電圧との関係を示すベクトル図である。

【図14】同調増幅器の第3の構成例を示す回路図である。

【図15】同調増幅器の第4の構成例を示す回路図である。

【図16】2つの移相回路と非反転回路を組み合わせ、同調増幅器を構成した場合において、その接続状態の組み合わせを示す図である。

【図17】2つの移相回路と位相反転回路を組み合わせ、同調増幅器を構成した場合において、その接続状態の組み合わせを示す図である。

【図18】第2の実施形態のAM受信機の構成を示す図である。

【図19】図18に示した局部発振回路の内部構成を示す回路図である。

【図20】局部発振回路の第2の構成例を示す回路図である。

【図21】局部発振回路の第3の構成例を示す回路図である。

【図22】同調増幅器に含まれる各移相回路内の可変抵抗をFETに置き換えた場合の移相回路の構成を示す図である。

*

*【図23】スーパーヘテロダイン方式のAMラジオ受信機の回路構成を示す図である。

【符号の説明】

1 高周波増幅回路

2 同調増幅器

3 AM検波回路

4 低周波増幅回路

5 スピーカ

6 アンテナ

7 混合回路

8 局部発振回路

10C、30C 移相回路

12、32、52 電界効果トランジスタ(FET)

16、36 可変抵抗

14、34 キャパシタ

50 非反転回路

70 帰還抵抗

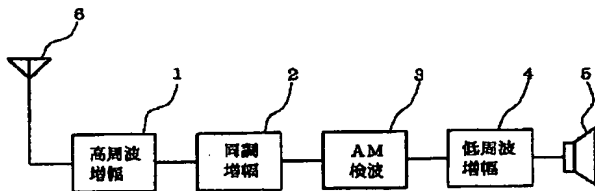
74 入力抵抗

80 位相反転回路

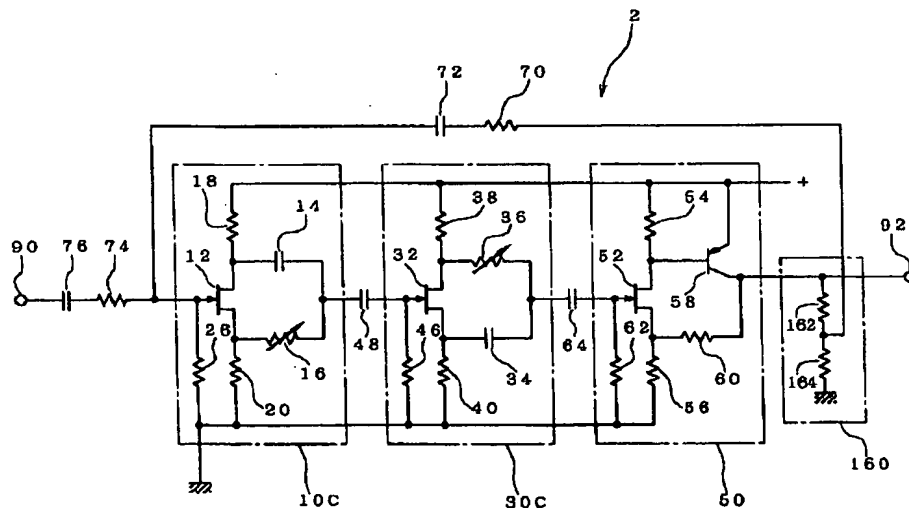
90 入力端子

92 出力端子

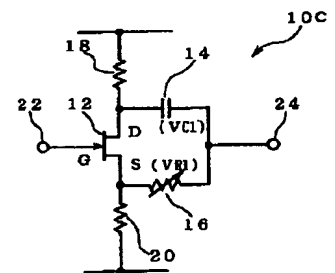
【図1】



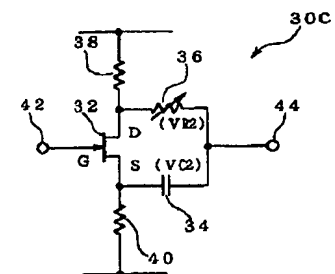
【図2】



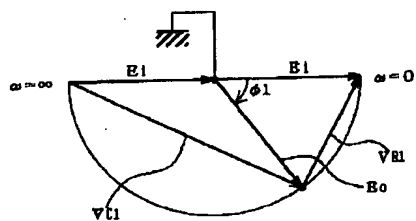
【図3】



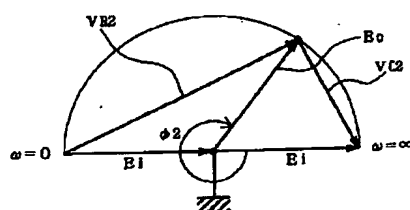
【図5】



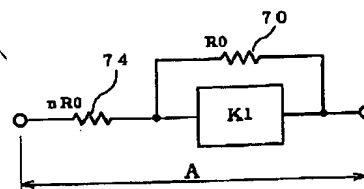
【図4】



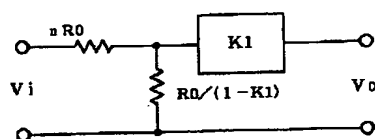
【図6】



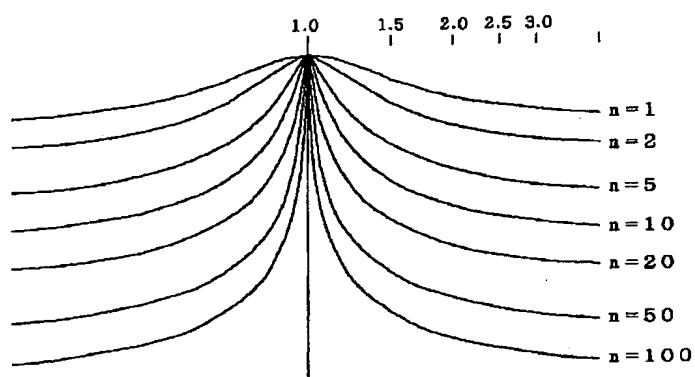
【図7】



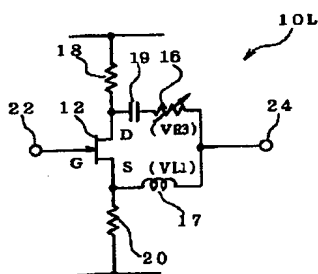
【図8】



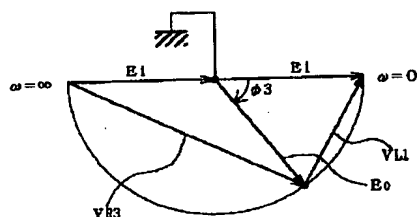
【図9】



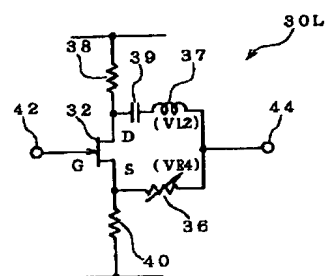
【図10】



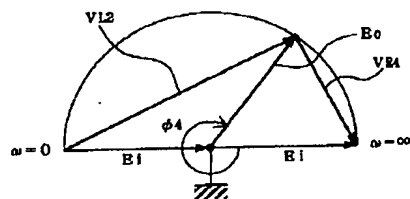
【図11】



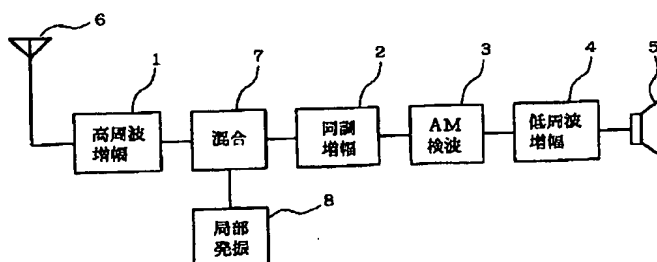
【図12】



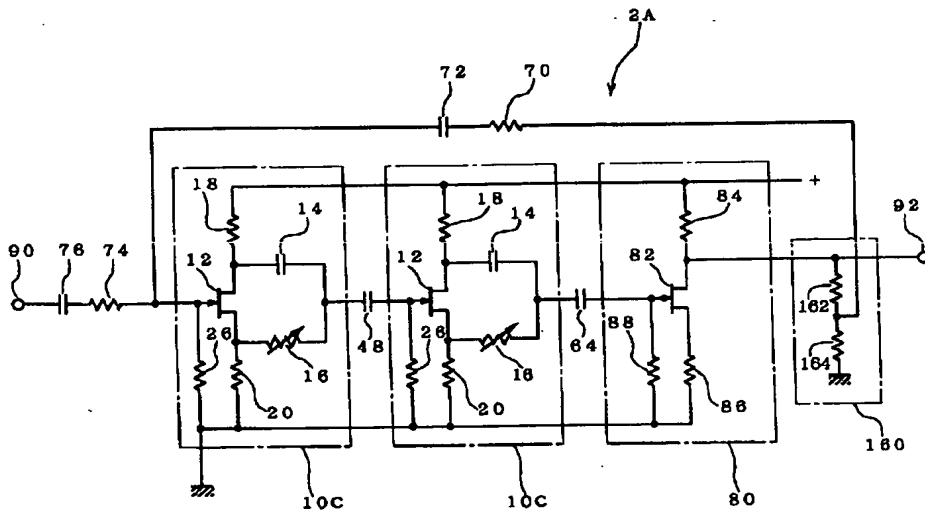
【図13】



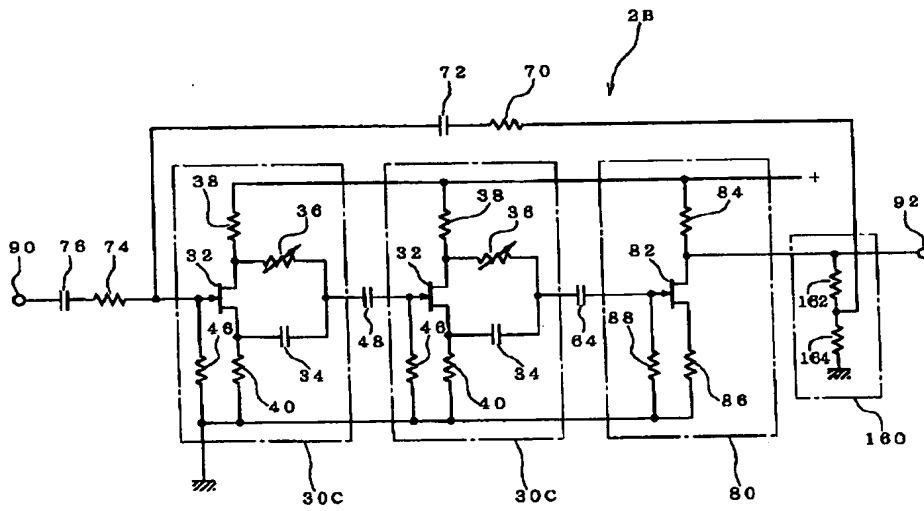
【図18】



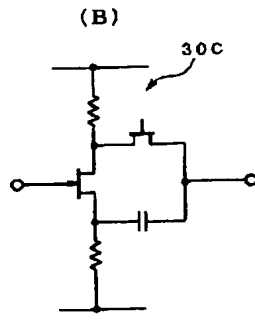
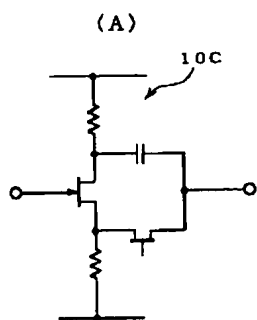
【図14】



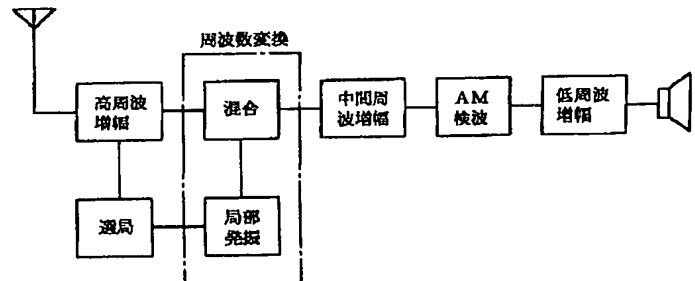
【図15】



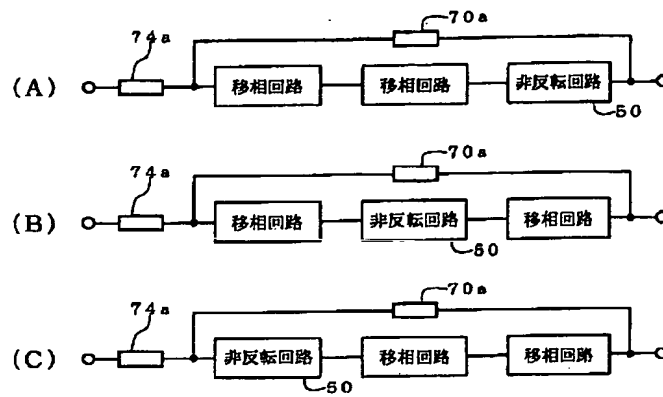
【図22】



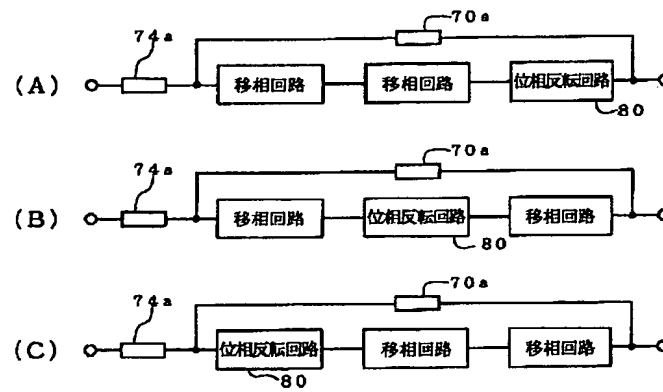
【図23】



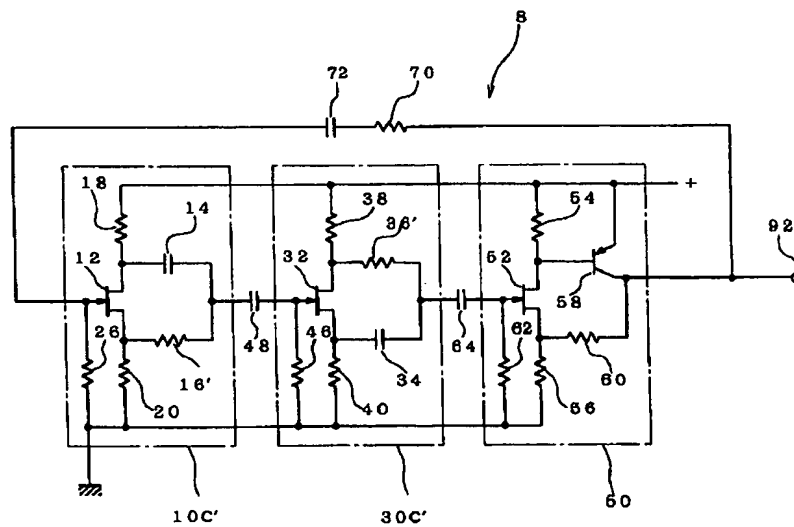
【図16】



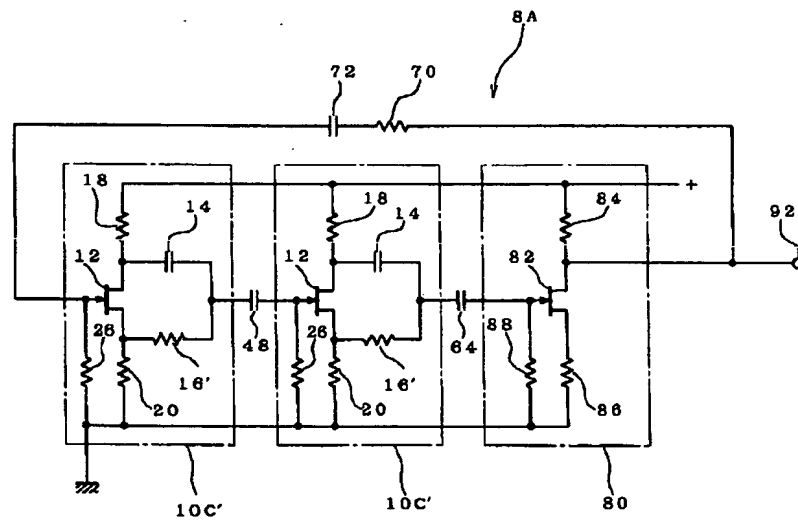
【図17】



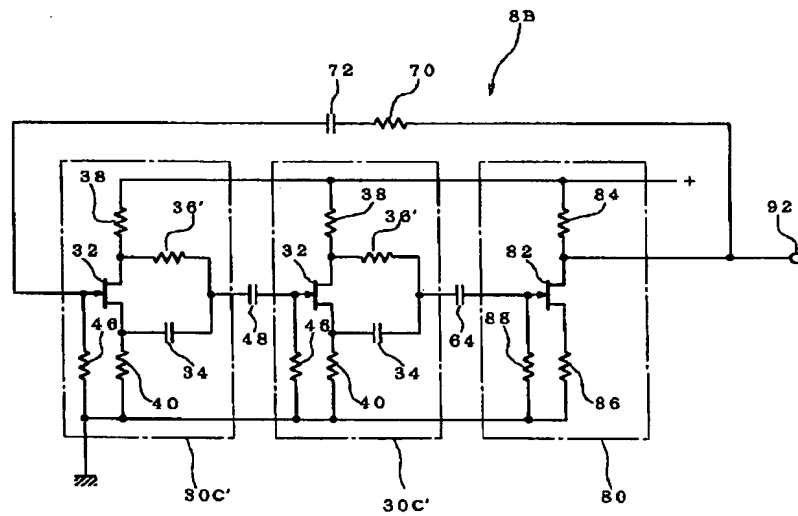
【図19】



【図20】



【図21】



This Page is inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ ~~BLURRED~~ OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLORED OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REPERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images
problems checked, please do not report the
problems to the IFW Image Problem Mailbox**